

一种动态电流测试产生方法的 SPICE 模拟验证

朱启建, 邝继顺, 张大方

(湖南大学计算机与通信学院, 湖南长沙 410082)

摘 要: 数字电路状态发生改变时, 数字电路中的逻辑跳变直接影响电路中的动态电流。基于布尔过程的波形模拟器能够快速准确地对电路进行模拟, 其结果既能反映电路的逻辑特性又能反映电路的定时特性。利用波形模拟器可以准确的了解电路中跳变的情况。本文利用波形模拟器改进并实现了一种基于逻辑跳变计数的动态电流测试方法。对于 S208 电路中的部分开路故障和延时故障, 本文用该方法产生了一组测试结果, 并利用 SPICE 软件对这些测试结果进行了模拟实验。模拟结果表明, 对于某些故障, 测试向量对能够使故障电路的动态电流和无故障电路的动态电流产生较大的差别。通过比较两者平均动态电流的大小, 我们能够区分出故障电路和无故障电路。实验结果验证了本文中的动态电流测试产生方法的有效性和可行性。

关键词: 动态电流; SPICE 模拟; 波形模拟

中图分类号: TP302 **文献标识码:** A **文章编号:** 0372-2112 (2002) 08-1163-04

The Validation of a Dynamic Power Supply Current Testing Method by SPICE

ZHU Qi-jian, KUANG Ji-shun, ZHANG Da-fang

(College of Computer & Communication, Hunan University, Changsha, Hunan 410082, China)

Abstract: When a digital circuit switches states, logical changes in the circuit can directly influence the transient power supply current of the circuit. Waveform simulator based on Boolean process can simulate digital circuits precisely and efficiently. The result of the waveform simulator reflects not only the logic functions but also the timing behavior of a circuit. From the simulation results of this waveform simulator, we could get all the information about logical changes in a circuit. Based on this waveform simulator, the paper made some improvement on a dynamic current testing method based on counting logical changes and implemented it. For some open faults and delay faults injected in the S208 circuit, this method gave out some testing results. SPICE simulation experiments were done on the testing pairs generated by this method. Experimental results show that, for parts of the open defects and delay defects in the circuit, testing pairs generated by this method can arouse great difference between the transient power supply currents of the fault circuit and the fault free circuit. By comparing the average transient power supply currents, we could distinguish a fault circuit from a fault free circuit. All these results proved the feasibility and validation of this dynamic current testing method.

Key words: dynamic power supply current; SPICE simulation; waveform simulation

1 引言

由于 CMOS 电路中故障和失效机制的多样性, 传统的电压测试方法和静态电流测试方法不能有效地检测某些故障。动态电流测试方法被认为能够检测某些传统测试方法难以检测的故障, 作为这些方法的补充能够进一步提高故障的覆盖率^[1~3]。

文献[1]中提出了一种动态电流测试产生方法, 认为该方法所产生的测试向量能使故障电路和无故障电路动态电流之间产生足够大的差别, 从而达到区分故障电路和无故障电路的目的。文中还给出了一些理论计算的结果。但是, 该文中所提出的测试产生方法对实际电路是否有效, 仍需要通过某种手段进行验证, 至少应通过 SPICE 模拟验证。

本文利用波形模拟器^[4,5], 改进并实现了文献[1]中提出的动态电流测试产生方法。针对 ISCAS 89 电路 S208 中不同位置不同类型的故障, 用改进后的方法进行测试产生, 并且设计了 SPICE 模拟实验, 通过实验验证了用新方法检测电路中开路故障和延时故障的有效性。

2 I_{DDT} 测试产生

2.1 平均动态电流的概念

文献[1]指出, 瞬间动态电流是电路状态转换过程中, 电路内部信号电压切换频繁程度的直接表现。电路从当前的稳定状态变化到另一种稳定状态时, 因为在不同时刻可能会有不同数量的节点同时发生变化, 因此瞬间电源电流 (I_{DDT}) 的波形大多会出现多个尖峰。把瞬间电流在一个过渡过程内的

收稿日期: 2001-09-03; 修回日期: 2002-03-10

基金项目: 国家自然科学基金 (No. 60173042, 69973016)

平均值称为平均动态电流,即 I_{DDT} . I_{DDT} 测试产生的关键问题是要找出一组原始输入向量对,使得在此输入向量对的作用下无故障电路中的跳变个数和故障电路中的跳变个数之间的差值尽可能的大,从而使得无故障电路和故障电路动态电流产生尽可能大的差异.

2.2 测试向量的选取

文献[1]采用下式所表示的 μ 作为动态电流测试方法中一个故障是否可测的测度:

$$\mu = \frac{(N_{ff}^{(v1, v2)} - N_{ft}^{(v1, v2)})^2}{(N_{ff}^{(v1, v2)} + N_{ft}^{(v1, v2)})^2} \quad (1)$$

其中, $N_{ff}^{(v1, v2)}$ 与 $N_{ft}^{(v1, v2)}$ 分别代表无故障电路与故障电路在测试向量对 $(v1, v2)$ 作用下所发生的总的跳变计数. 文献[1]认为 μ 值越大,测试向量对 $(v1, v2)$ 越能使得故障电路与无故障电路的动态电流产生比较大的差异,即被测故障越容易被检测出来. 这一测度不仅考虑了 $N_{ff}^{(v1, v2)}$ 和 $N_{ft}^{(v1, v2)}$ 之间的绝对差,而且还考虑了两者之间的相对差.

事实上逻辑门正负跳变对动态电流大小的贡献是不同的. 与非门、或非门、反向器输出产生负跳变时的动态电流相对于这些门输出产生正跳变时的动态电流是非常小的,几乎可以忽略不计,SPICE 模拟实验也验证了这一点. 或门和与门可以分别看成是由或非门和与非门串联一个反向器组成. 或门、与门输出发生正跳变时会产生较大的动态电流,输出产生负跳变时由于门内部会产生一个正跳变,从而也会引起较大的动态电流. 因此,统计电路中的跳变个数时需要考虑与非门、或非门和反向器的正跳变以及或门和与门的正负跳变.

此外,SPICE 模拟实验的结果表明逻辑门输出负载数目不同时,同一个跳变所引起的动态电流的大小是不同的. 逻辑门输出负载越多,一个跳变所引起的动态电流就越大. 本文中用以下方法对不同逻辑门的跳变进行加权,来表示各种逻辑门在输出端发生跳变时对动态电流的贡献.

$$\left\{ \begin{array}{l} \text{与门和或门} \left\{ \begin{array}{l} \text{输出负跳变时记为 1 个单位;} \\ \text{输出正跳变时记为 1} \\ \quad + (\text{负载数目} - 1)/2 \text{ 个单位;} \end{array} \right. \\ \text{与非门、或非门和反向器} \left\{ \begin{array}{l} \text{输出负跳变记为 0 个单位;} \\ \text{输出正跳变时记为 1 +} \\ \quad (\text{负载数目} - 1)/2 \text{ 个单位;} \end{array} \right. \end{array} \right.$$

因此,在本文所计算的 μ 中, $N_{ff}^{(v1, v2)}$ 与 $N_{ft}^{(v1, v2)}$ 分别代表无故障电路与故障电路在测试向量对 $(v1, v2)$ 作用下所发生的加权正跳变计数. 这种加权方法是在 SPICE 模拟实验的基础上得来的,相比文献[1]中不区分这些跳变而言能更精确的反映实际情况.

2.3 波形模拟器

基于布尔过程的波形模拟器不仅能够对逻辑电路进行快速准确的逻辑模拟,而且可以准确的反映电路的定时特性,在一定范围内可以获得与 SPICE 一致的模拟结果^[4,5]. 同时由于只进行逻辑值模拟,波形模拟器的运行速度比 SPICE 模拟器要快,对于规模较大的电路,波形模拟器也能有效的进行模拟.

本文针对不同逻辑门,通过多次 SPICE 模拟获取实际延

时值,并在波形模拟器程序中设定了不同类型逻辑门的传输延时、惯性延时等参数,以保证波形模拟器的逻辑模拟和时间模拟结果与 SPICE 的模拟结果基本一致.

逻辑门的传输延时和惯性延时受到诸多因素的影响,如逻辑门的类型、负载数目、输入信号等. 为了减小波形模拟过程中的复杂性,提高波形模拟器的工作速度,我们忽略输入信号对逻辑门延时的影响,并假定各类逻辑门上升延时与下降延时是相同的,仅根据的逻辑门的类型设定延时.

根据 0.35 μm 工艺 CMOS 模型^[6] 的 SPICE 模拟结果,在波形模拟器中将各逻辑门的传输延时与惯性延时值设定如表 1 中所示:

表 1 基本逻辑门延时

逻辑门	AND	OR	NOT	NAND	NOR
传输延时(ps)	110	180	50	80	150
惯性延时(ps)	250	200	100	150	180

根据表 1 所设定的延时参数,波形模拟器能够比较准确地模拟电路在加入输入向量后直到整个电路稳定这一过程中电路中各点的波形,利用其结果可以掌握电路中各个门所发生的跳变情况.

2.4 测试向量产生算法

文献[1]中的方法是用布尔过程中的波形多项式描述 CMOS 电路中的故障行为,然后分别为无故障电路和故障电路建立表示总跳变数的 BBDD(基于布尔过程的二叉判决图),最后再产生一组原始输入向量对,在此基础上计算故障的 I_{DDT} 可测试性测度. 与此不同,本文则利用基于布尔过程的波形模拟器分别对故障电路和无故障电路进行波形模拟,统计加权跳变数,计算 μ . 两者虽在本质上是一致的,但实现的方式有所区别.

本文使用随机移动-局部搜索算法的思想,设计了以下测试向量产生算法,其目的是寻找使得 μ 值尽可能大的测试向量对. 算法如下:

(1) Count = 0; // 测试向量对产生次数计数器清 0

(2) 随机产生一对测试向量 $\{V_0(1..N), V_1(1..N)\}$; // 随机移动, N 为原始输入的个数

(3) Loop = 0; // 局部搜索次数计数器清 0

(4) 对无故障电路进行波形模拟,统计加权正跳变计数;

(5) 对有故障电路进行波形模拟,统计加权正跳变计数;

(6) 计算 μ , 与前一个 μ 比较,保留较大者;

(7) Count + +;

(8) 如果 $\text{Count} \geq \text{searchlimit}$, 则转向(11);

(9) 如果 $\text{Loop} < 2N$, 对 $V_{\text{Loop} \text{ DIV } N}((\text{Loop} \text{ MOD } N) + 1)$ 位求反得新向量对, Loop + +, 转向 4; // 局部搜索

(10) 若 $\text{Loop} = 2N$, 转向 2;

(11) 结束.

3 SPICE 模拟实验

3.1 动态电流的观测

电路的动态电流是整个电路中各逻辑门的动态电流之和. 为了便于观测动态电流,在设计各类逻辑门子电路的过程

中,为每个逻辑门引出一根电源线.在整个电路文件(.cir 文件中),单独定义一个电源点 VDD 作为整个电路的电源,在每一个逻辑门的定义过程中将其电源线接到该电源上.这样流经点 VDD 的电流就是整个电路各逻辑门消耗的电流之和,也就是整个电路的电流.

3.2 平均动态电流的计算

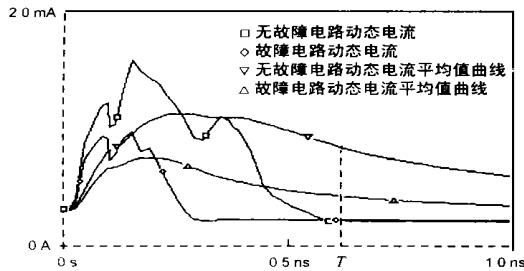


图 1 故障电路和无故障电路动态电流波形

无故障电路和故障电路之间的差别不仅体现在两者加入测试向量对后动态电流大小的不同,而且其持续的时间也存在有很大的差异.无故障电路和故障电路在相同时间段内的平均动态电流可以反映这些差别(如图 1 所示).

本实验中,选取无故障电路和故障电路动态电流持续时间较长者作为计算平均动态电流的时间,在图 1 中即为时间 T .通过 SPICE 提供的 AVG 函数,读取在 T 时刻故障电路和无故障电路动态电流 AVG 函数的值,就可以得到从 0 到 T 这段时间内两电路动态电流的平均值. AVG 函数的表达式如下:

$$AVG(I_{DDT}(t), T) = \frac{\int_0^T I_{DDT}(t) dt}{T} \quad (2)$$

3.3 测试向量对的加入

电路中信号的传播受到许多因素的影响.如果加入两个输入向量的时间间隔很短,一方面可能产生很多窄脉冲,另一方面也可能有部分窄脉冲由于持续时间比逻辑门的惯性延时短而被滤掉,电路中信号的传播情况可能变得极为复杂.在这

种情况下,波形模拟器的模拟结果可能与实际情况偏差较大.为了避免这种情况,应该使两个输入向量加入的时间间隔足够长,以保证在第一个输入向量作用下整个电路状态达到稳定之后再加入第二个向量.第一个向量的作用是初始化电路中的每一点,而电路中的跳变则完全是由第二个向量在电路中传播时产生的.

由测试向量产生程序得到的测试向量对按照 SPICE 输入格式以文件的方式存储,供 SPICE 模拟实验使用.

3.4 故障注入

波形模拟器可以根据不同故障类型实现故障电路波形模拟.我们定义了各类无故障逻辑门模型以及逻辑门的开路故障模型和逻辑门的延时故障模型.在 SPICE 模拟过程中,用故障逻辑门取代相应位置的正常逻辑门,实现故障注入.

4 实验结果及分析

实验在 S208 电路中的不同位置分别注入开路故障和延时故障.每个故障的测试向量产生是用文中介绍的测试向量产生算法在 50000 对测试向量对中进行筛选.将所产生的测试向量加入电路中,对故障电路和无故障电路分别用 PSPICE 进行模拟,通过计算得到以下实验数据.

实验 1 开路故障

表 2 中第 1 列是故障点的位置.以 11 - P2 为例,11 表示电路中按 TBL 文件标号为 11 处的逻辑门,P 表示 PMOS 管(N 表示 NMOS 管),2 表示第二个 PMOS 管;第 2 列是所产生的测试向量对;第 3 列是文中式(1)所定义的值;第 4 列是无故障电路的加权正跳变数与故障电路的加权正跳变数之比;第 5 列和第 6 列分别是加入测试向量对后无故障电路和故障电路的平均动态电流;第 7 列是计算平均动态电流的时间;第 8 列是无故障电路和故障电路之间动态电流平均值差值的绝对值;第 9 列是无故障电路和故障电路之间动态电流平均值的差值占无故障电路动态电流平均值的百分比,该比值代表故障电路与无故障电路间平均动态电流差异的相对大小.

表 2 开路故障实验结果

故障点	测试向量对		加权正跳变数之比	无故障电路平均电流(μA)	故障电路平均电流(μA)	动态电流持续时间(ps)	平均电流差(μA)	相对变化比例(%)
11 - P2	< 110001100011111110 > < 110011000110111101 >	6.25	42/22	1321.78	750.34	473.4	571.43	43.23
221 - N2	< 10000000110101101 > < 011010110011101111 >	0.29	17/14	728.80	604.18	389.9	124.62	17.10
121 - P1	< 110010000111111111 > < 110100100001111111 >	10.31	27/8	858.94	403.07	528.1	455.88	53.07
66 - P1	< 100011101111111110 > < 011001010111111110 >	3.81	37/22	1337.15	886.69	418.7	450.46	33.69
94 - P1	< 11000000000000101 > < 001000110011011100 >	1.65	20/29	690.29	910.85	490.7	220.56	31.95
94 - P2	< 100101001100010000 > < 110101100001011000 >	1.41	21/14	640.71	476.55	559.7	164.16	25.62
181 - P1	< 100011101101111110 > < 111001010111111110 >	7.15	19.5/6	636.84	295.58	651.8	341.26	53.59
181 - N1	< 111010101111111101 > < 110101010101111100 >	3.79	25/13	821.48	473.45	484.9	348.03	42.37

从表 2 的实验结果可以看出,在电路不同位置发生开路故障时无故障电路和故障电路之间动态电流所产生的差异是不同的.产生差异越大的故障,越容易被 I_{DDT} 测试方法检测出来.表 2 中有相当一部分故障引起的动态电流平均值的变化幅度超过了 $300\mu\text{A}$,相对变化超过了 30%.这说明按本文给出的测试产生方法所产生的动态电流测试向量对,能够有效的

使故障电路和无故障电路动态电流产生足够大的差别,从而达到区分故障电路和无故障电路的目的.

实验 2 延时故障

表 3 中,第 1 列表示插入的延时故障的位置和延时量,其余各列与表 2 一样.

表 3 延时故障实验结果

故障点	测试向量对		加权正跳变数之比	无故障电路平均电流(μA)	故障电路平均电流(μA)	动态电流持续时间(ps)	平均电流差(μA)	相对变化比例(%)
11 点延时 200ps	<01101011111111101> <101010100011011101>	18.06	10.5/41	396.64	1035.92	697.8	649.28	163.70
11 点延时 100ps	<010000100011111110> <100110110111011110>	13.88	13.5/41	454.43	1156.17	591.4	701.74	154.42

从表 3 可以看出,对于 11 号点处不同大小的延时故障,在按本文给出的测试产生方法所产生测试向量的作用下,故障电路和无故障电路之间动态电流平均值之差超过了 $600\mu\text{A}$,这足以区分故障电路和无故障电路,这再次说明了该动态电流测试产生方法的有效性.对于这些延时故障,通常是很难用传统电压测试方法进行检测的,而本文中的动态电流测试方法却能够有效的检测其中的一部分故障,这对于提高故障覆盖率无疑是具有积极意义的.

5 结束语

本文利用基于布尔过程的波形模拟器实现了一种动态电流测试产生方法.针对 S208 电路中的部分开路故障和延时故障,对该方法所产生的测试向量进行了 SPICE 模拟实验.实验结果表明,用该方法所产生的测试向量能够使故障电路和无故障电路之间动态电流产生足够大的差异,从而达到检测故障的目的.实验结果验证了该动态电流测试方法的可行性.

参考文献:

- [1] Yinghua Min, Zhuxing Zhao, Zhongcheng Li. I_{DDT} testing [A]. Proc IEEE 6th ATS [C]. Akita, Japan: IEEE press, 1997. 378 - 383.
- [2] Y Min, Z Li. I_{DDT} testing versus I_{DDQ} testing [J]. Journal of Electronic Testing: Theory and Applications, 1998, 13: 51 - 55.
- [3] 闵应骅. CMOS 电流测试综述 [J]. 计算机研究与发展, 1999, 36: 129 - 133.

- [4] L Li, Xiaoyang Yu, et al. A waveform simulator based on boolean process [A]. Proc IEEE 9th ATS [C]. Taipei, Taiwan: IEEE Press, 2000. 145 - 150.
- [5] 李立健, 闵应骅. 基于布尔过程的组合电路波形模拟 [J]. 计算机辅助设计与图形学学报, 2001, 13: 242 - 246.
- [6] Michael John Sebastian Smith. Application-Specified Integrated Circuits [M]. Boston, USA: Addison-Wesley Publishing Company, 1997.

作者简介:



朱启建 男, 1977 年 6 月出生于湖南长沙, 现为湖南大学计算机与通信学院研究生, 从事数字电路诊断与测试方面的研究.



邝继顺 男, 1959 年 5 月出生于湖南永兴, 现为湖南大学计算机与通信学院副教授, 目前从事可信系统与网络、SOC 等领域的研究工作.